LPD2103

250V、1.0A/-1.5A 半桥栅极驱动芯片

功能特性

- 开关节点高压耐压：250V
- 开关节点负压耐压：-40V(100ns)
- 开关节点dV/dt 能力：50V/ns
- 驱动能力: 1.0A拉电流/-1.5A灌电流;
- VDD to COM耐压25V
- VDD UVLO保护
- HO/ HB to VS耐压25V
- HB-VS UVLO保护;
- 短传输延时（170ns）;
- 延迟匹配（10ns）
- 双通道输入最小on/off time 50ns
- 双通道输出互锁;
- 双通道输出固定死区时间500ns
- 兼容3.3V, 5V, 和15V输入电压逻辑
- 斯密特触发器输入
- 低功耗:
  - VDD 100.0 μA (典型值)
  - HB to VS 60.0 μA (典型值)
- ESD等级:
  - Human Body Model: 2kV
  - Charged Device Model: 1kV
- 封装: SOP-8
- 符合RoHS标准，无铅

应用

- 电机驱动,
- 开关电源
- 逆变器
- 变频器

基本说明

LPD2103是一款250V耐压的高速半桥栅极驱动芯片，具有1.0A拉电流和1.5A灌电流能力，专用于驱动N沟道MOSFET或IGBT组成的半桥。LPD2103内部集成了逻辑信号输入处理电路、电平转换电路、脉冲滤波电路和输出驱动电路。

LPD2103输入脚兼容3.3V~15.0V输入逻辑，集成防穿通死区时间为500ns.

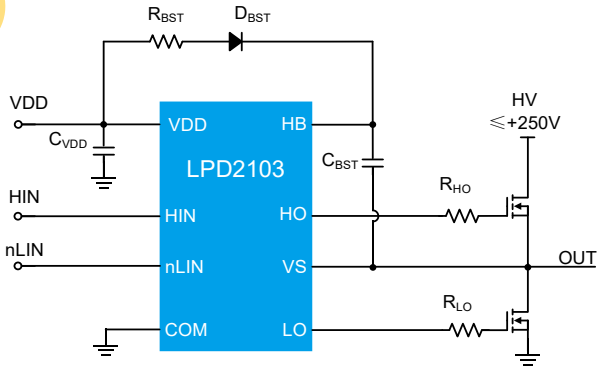
LPD2103集成了完善的保护功能，集成了输入最小脉冲宽度识别功能，输出互锁和死区保护功能，VCC和HB-VS UVLO保护。

订购信息

LPD2103 □□ □

- F: Pb-Free
- Package Type
  SO: SOP8

典型线路图



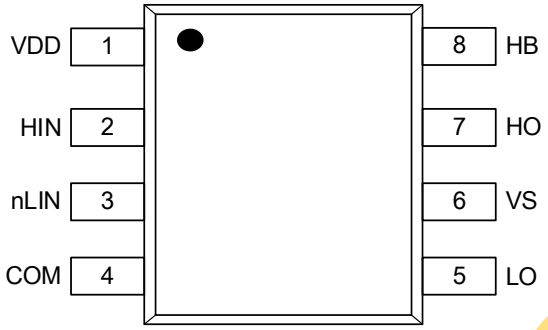
Preliminary Datasheet
LPS Confidential

产品信息

产品型号	Top Marking	Moisture Sensitivity Level	Package	Shipping
LPD2103SOF	LPS LPD2103 YWX	MSL3	SOP8	4K/REEL
Marking indication: Y: Year code. W: Week code. X: Batch numbers.				

Preliminary Datasheet
LPS Confidential

引脚排列图



SOP8（top view）

引脚描述

引脚序号	名称	描述
1	VDD	电源端子，给输入逻辑和低测输出驱动供电，连接一个至少 0.1uF 电容到 COM
2	HIN	高测驱动逻辑输入端子，内部 100kΩ下拉
3	nLIN	低测驱动逻辑输入端子，内部 50uA 恒流源上拉
4	COM	参考地
5	LO	低测驱动输出端子
6	VS	高测浮动电压偏置端子
7	HO	高测驱动输出端子
8	HB	高测浮动电源，连接一个电容到高测浮动电压偏置端子

Preliminary Datasheet
LPS Confidential

绝对最大额定值 (Note 1)

VDD to COM	-0.3~25V
LO to COM	-0.3~VDD+0.3V
HIN, LIN to COM	-0.3~VDD+0.3V
VS to COM	-0.3~250V
HO, HB to VS	-0.3~25V
dV_{VS}/dt	-50~50V/ns
Maximum Junction Temperature (T_J)	150℃
Storage Temperature Range(T_{STG})	-65~125℃
Maximum Soldering Temperature (at leads, 10 sec)	260℃

Note 1. Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ESD等级

HBM (Human Body Model)	2000V
CDM (Charged Device Model)	1000V

推荐工作条件

VDD to COM	10V to 20V
HIN, LIN to COM	0~15V
VS to COM	-5~200V
Operating Junction Temperature Range (T_J)	-40℃ to 125℃

Preliminary Datasheet
LPS Confidential

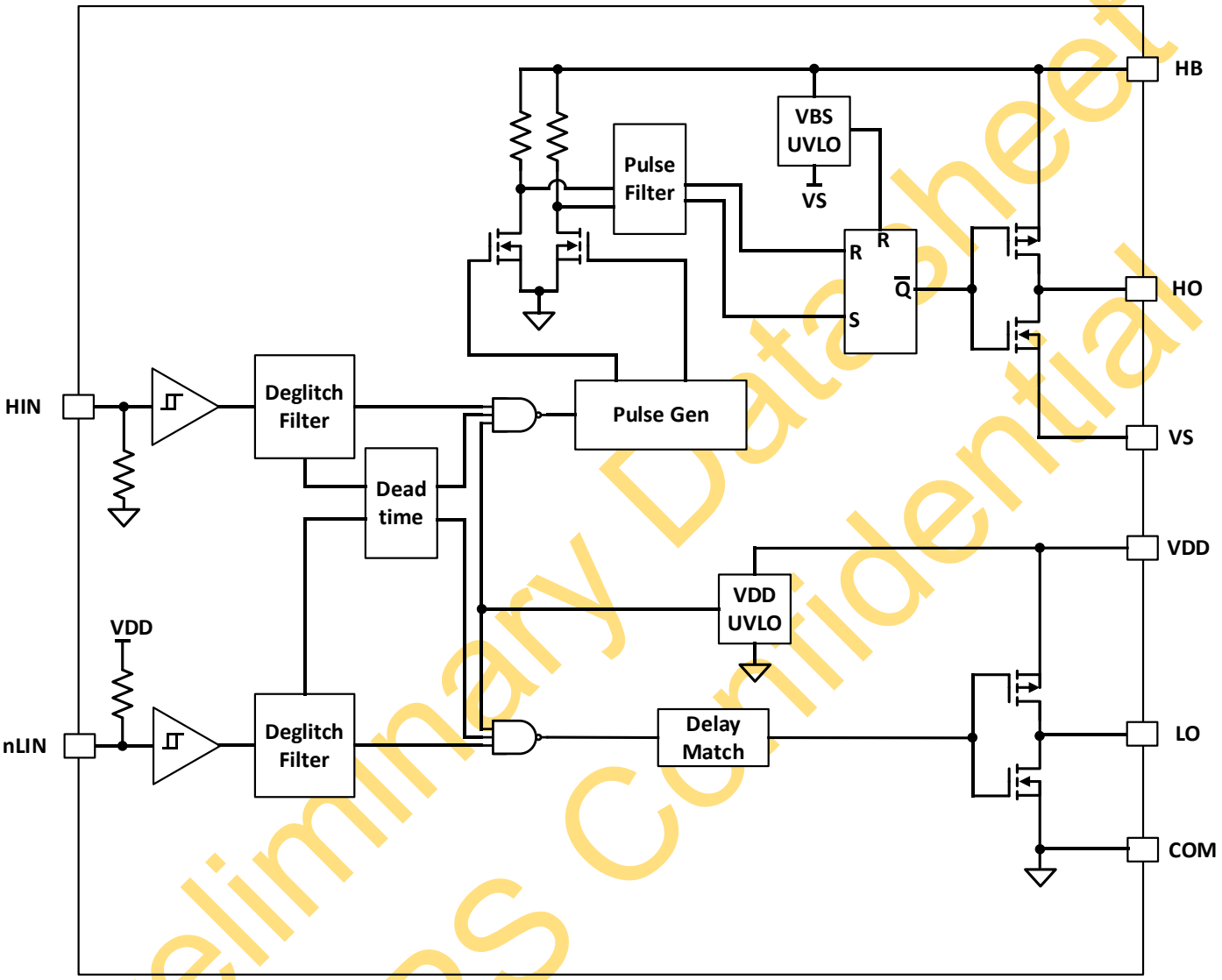
电气特性

(The specifications are at T_A=25℃，(VDD– COM) = (VB – VS) = 15 V, unless otherwise noted.)

SYMBOL	PARAMETER	CONDITION	MIN	TYP	MAX	UNITS
供电电压电流						
I_{Q_VDD}	VDD 静态工作电流	HIN, nLIN 悬空		100	200	μA
V_{DD_ON}	VDD 开启电压	LIN=0V	8	9	10	V
V_{DD_OFF}	VDD 关断电压	LIN=0V	7.5	8.5	9.5	V
I_{Q_HB}	HB-VS 静态工作电流	HIN=0V		60	100	μA
V_{HB_ON}	HB-VS 开启电压	HIN=0V/5V 50kHz	7.3	8.3	9.3	V
V_{HB_OFF}	HB-VS 关断电压	HIN=0V/5V 50kHz	6.8	7.8	8.8	V
HIN, LIN(nLIN),nSD 逻辑输入						
V_{IH_TH}	逻辑高电平阈值电压		2.5			V
V_{IL_TH}	逻辑低电平阈值电压				1.2	V
I_{IH_TH}	HIN高电平输入下拉偏置电流	HIN =5V		60	100	μA
I_{IL_TH}	nLIN低电平输入上拉偏置电流	LIN =0V		60	100	μA
HO, LO 输出						
R_{O_PD}	低电平输入峰值电流			1.5		A
R_{O_PU}	高电平输出峰值电流			1.0		A
延迟参数						
t_{PDLH}	开启传递延迟	LIN到LO，HIN到HO VS=COM=0V		170		ns
t_{PDHL}	关断传递延迟	LIN到LO，HIN到HO VS=COM=0V		170		ns
t_{PDRM}	低到高延迟匹配	LIN到LO，HIN到HO VS=COM=0V		10	30	ns
t_{PDFM}	高到低延迟匹配	LIN到LO，HIN到HO VS=COM=0V		10	30	ns
t_{RISE}	开启上升时间	10%到90%, HO/LO输出负载 1nF		30		ns
t_{FALL}	关断下降时间	90%到10%, HO/LO输出负载 1nF		20		ns
t_{ON_MIN}	最小HIN/LIN开启输入脉宽	HIN=LIN=0V->5V		30		ns
t_{OFF_MIN}	最小HIN/LIN关断输入脉宽	HIN=LIN=5V->0V		30		ns
t_{DT}	死区时间		300	500	700	ns

Preliminary Datasheet
LPS Confidential

原理框图



Preliminary Datasheet
LPS Confidential

功能描述

VDD和 HB-VS UVLO

LPD2103 集成VDD-COM电压欠压锁定和HB-VS电压欠压锁定电路。当VDD-COM电压低于VDD开启阈值电压（V_{DD_ON}）或启动后低于VDD关断电压（V_{DD_OFF}），无论HIN和LIN是什么逻辑电平，HO和LO始终都输出低电平。
当HB-VS电压低于HB-VS开启阈值电压（V_{HB_ON}）或启动后低于HB-VS关断阈值电压（V_{HB_OFF}），无论HIN是什么逻辑电平，HO都输出低电平。此时LO的输出电平不受HB-VS的欠压锁定控制，而是由输入HIN和LIN的逻辑关系决定，因为在某些状态下如启动过程中需要LO输出高电平并通过外围自举电路将HB-VS之间的自举电容充电，从而让HB-VS电压达到欠压锁定阈值电压以上。

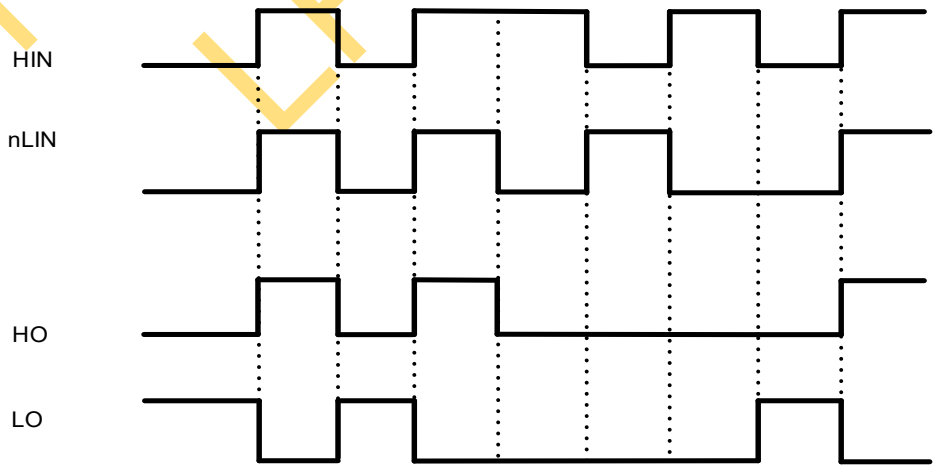
Condition	HO	LO
VDD-COM< V_{DD_ON}或启动后<V_{DD_OFF}	L	L
HB-VS< V_{HB_ON}或启动后<V_{HB_OFF}	L	H/L controlled by input logic

输入信号和输出信号逻辑：

LPD2103 的输入信号 HIN、nLIN 与输出 HO、LO 之间的逻辑关系如下表。为了防止半桥上下管直通损坏开关管，LPD2103 集成了在输入信号 HIN 为高和 nLIN 为低时，防止输出信号 HO 和 LO 同时为高电平的逻辑。在 HIN 和 LIN 同时悬空时，因为芯片内部的上下拉，HO 和 LO 也保持输出低电平。

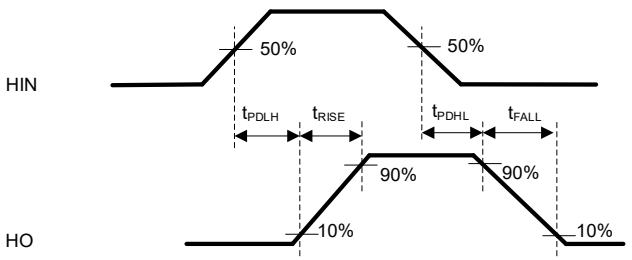
HIN	nLIN	HO	LO
L	H	L	L
L	L	L	H
H	H	H	L
H	L	L	L
Left Floating	Left Floating	L	L

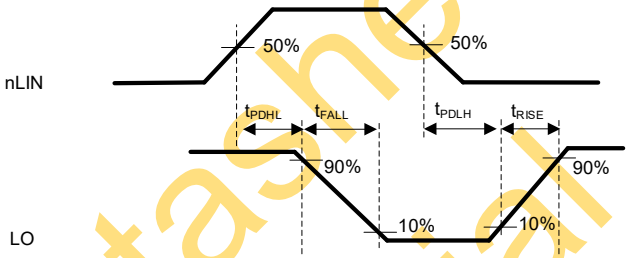
LPD2103 的输入信号和输出信号之间的逻辑关系图如下：



Preliminary Datasheet
LPS Confidential

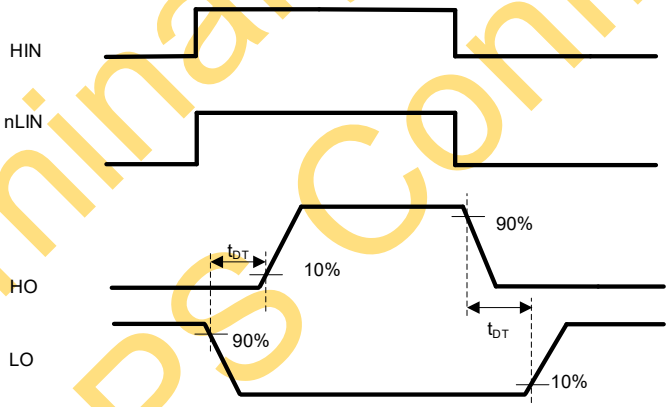
因为电路变换原因，从 HIN 到 HO 或者从 nLIN 到 LO 的高低电平变化关系中存在延迟，我们称之为传输延时。LPD2103 具有极低的传输延时，包括从低电平到高电平传输延时 t_{PDLH}（170ns 典型值），和从高电平到低电平传输延时 t_{PDHL}（170ns 典型值）。LPD2103 集成了专门的延时匹配电路来保证 HIN 到 HO 和 nLIN 到 LO 的延时保持一致，具体延时定义可参考下图.





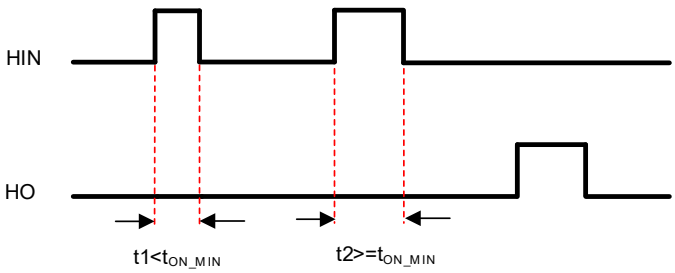
死区时间

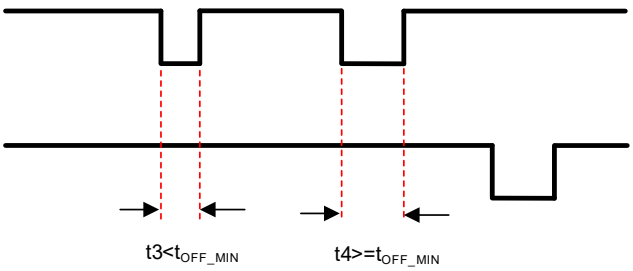
LPD2103集成了一个HO和LO切换过程中的保护电路，为防止在HO和LO切换的瞬间出现交越的情况而导致的半桥的上下开关管直通引起的损坏，在HO与LO切换的过程中必须保证HO和LO都为低电平的一个最短时间，该时间称之为死区时间。当输入信号HIN，nLIN切换的时间小于死区时间时，输出信号HO、LO切换时的死区时间就是芯片固定的死区时间，当输入信号切换时的同为低的时间大于死区时间时，输出信号HO、LO切换时的死区时间就等于输入信号的切换时的间隔时间，死区时间的逻辑关系如下图：



最小输入 ON、OFF 时间

LPD2103集成了一个输入信号HIN和nLIN的最小ON、OFF时间识别电路，低于该时间的信号认为是干扰，将不会转换到HO和LO输出，这是为了提高芯片的抗干扰能力。最小可识别的ON、OFF时间t_{ON_MIN}、 t_{OFF_MIN}典型值为50ns.

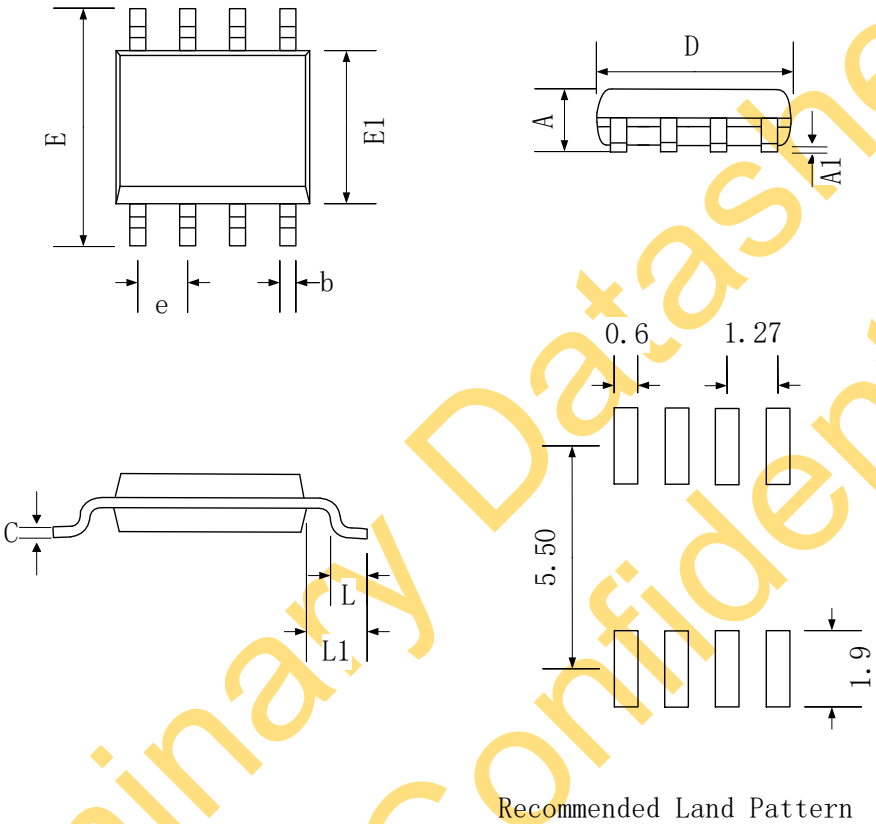




Preliminary Datasheet
LPS Confidential

封装信息

SOP8



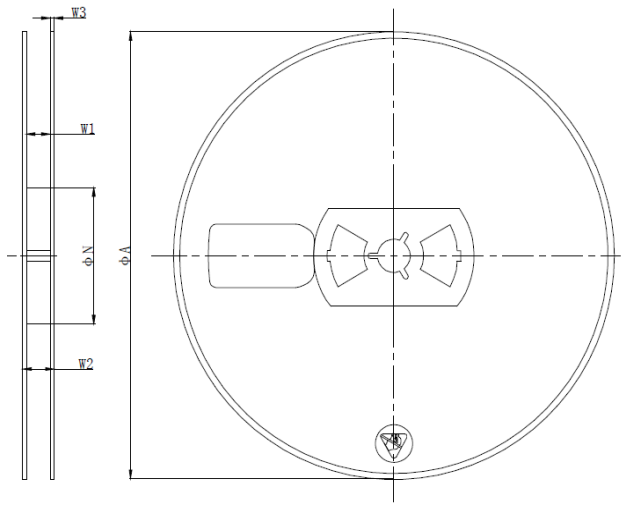
SYMBOL	Dimensions In Millimeters		
	MIN	NOM	MAX
A	1.35	-	1.75
A1	0.10	-	0.25
b	0.30	0.40	0.50
c	0.20 REF		
D	4.70	4.90	5.10
E	5.70	6.00	6.30
E1	3.70	3.90	4.10
e	1.27 BSC		
L	0.40	0.60	0.80
L1	1.05 REF		

Preliminary Datasheet
LPS Confidential

Tape and Reel Information

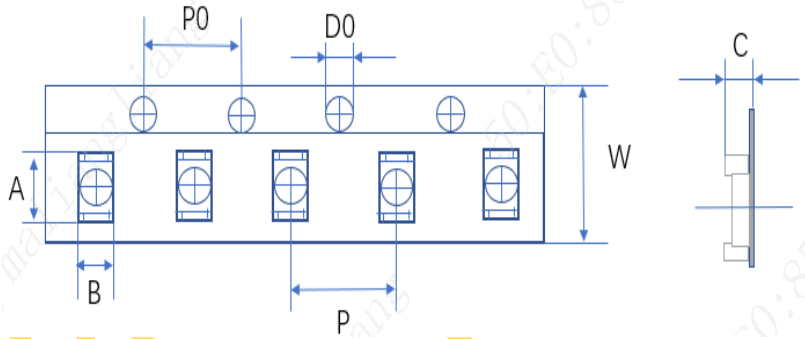
SOP8

REEL DIMENSIONS



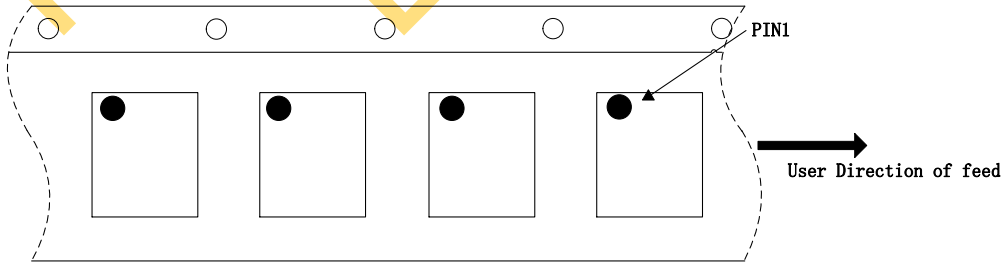
SYMBOL	Dimensions In Millimeters		
	MIN	NOM	MAX
ΦA	325.00	329.00	333.00
W2	15.00	17.00	19.00

TAPE DIMENSIONS



SYMBOL	Dimensions In Millimeters		
	MIN	NOM	MAX
A	6.20	6.60	7.00
B	5.10	5.50	5.90
P0	3.80	4.00	4.20
P	7.80	8.00	8.20
D0	1.30	1.50	1.70
W	11.90	12.00	12.30
C	1.90	2.10	2.30

PIN1 AND TAPE FEEDING DIRECTION



Preliminary Datasheet
LPS Confidential

Preliminary Datasheet
LPS Confidential

Classification of IR Reflow Profile

Profile Feature	Sn-Pb Eutectic Assembly	Pb-Free Assembly
Preheat/Soak Temperature Min(T_{SMIN}) Temperature Max(T_{SMAX}) Time(T_S) from (T_{SMIN} to T_{SMAX})	 100℃ 150℃ 60~120 seconds	 150℃ 200℃ 60~120 seconds
Ramp-up rate (T_L to T_P)	3℃/second max	3℃/second max
Liquidous temperature(T_L) Time(t_L) maintained above T_L	183℃ 60~150 seconds	217℃ 60~150 seconds
Peak package body temperature (T_P)	For users T_P must not exceed the Classification temp in Table 1. For suppliers T_P must equal or exceed the Classification temp in Table 1.	For users T_P must not exceed the Classification temp in Table 2. For suppliers T_P must equal or exceed the Classification temp in Table 2.
Time(t_P)* within 5℃ of the specified classification temperature(T_C), see Figure1	20* seconds	30* seconds
Ramp-down rate (T_P to T_L)	6℃/second max	6℃/second max
Time 25℃ to peak temperature	6 minutes max	8minutes max
* Tolerance for peak profile temperature (T_P) is defined as a supplier minimum and a user maximum.		

Table 1Sn-Pb Eutectic Process - Classification Temperatures (T_C)

Package Thickness	Volume mm³ <350	Volume mm³ ≥350
<2.5mm	235℃	220℃
≥2.5mm	220℃	220℃

Table 2 Pb-Free Process - Classification Temperatures (T_C)

Package Thickness	Volume mm³ <350	Volume mm³ 350~2000	Volume mm³ ≥350
<1.6mm	260℃	260℃	260℃
1.6mm~2.5mm	260℃	250℃	245℃
>2.5mm	250℃	245℃	245℃

Preliminary Datasheet
LPS Confidential

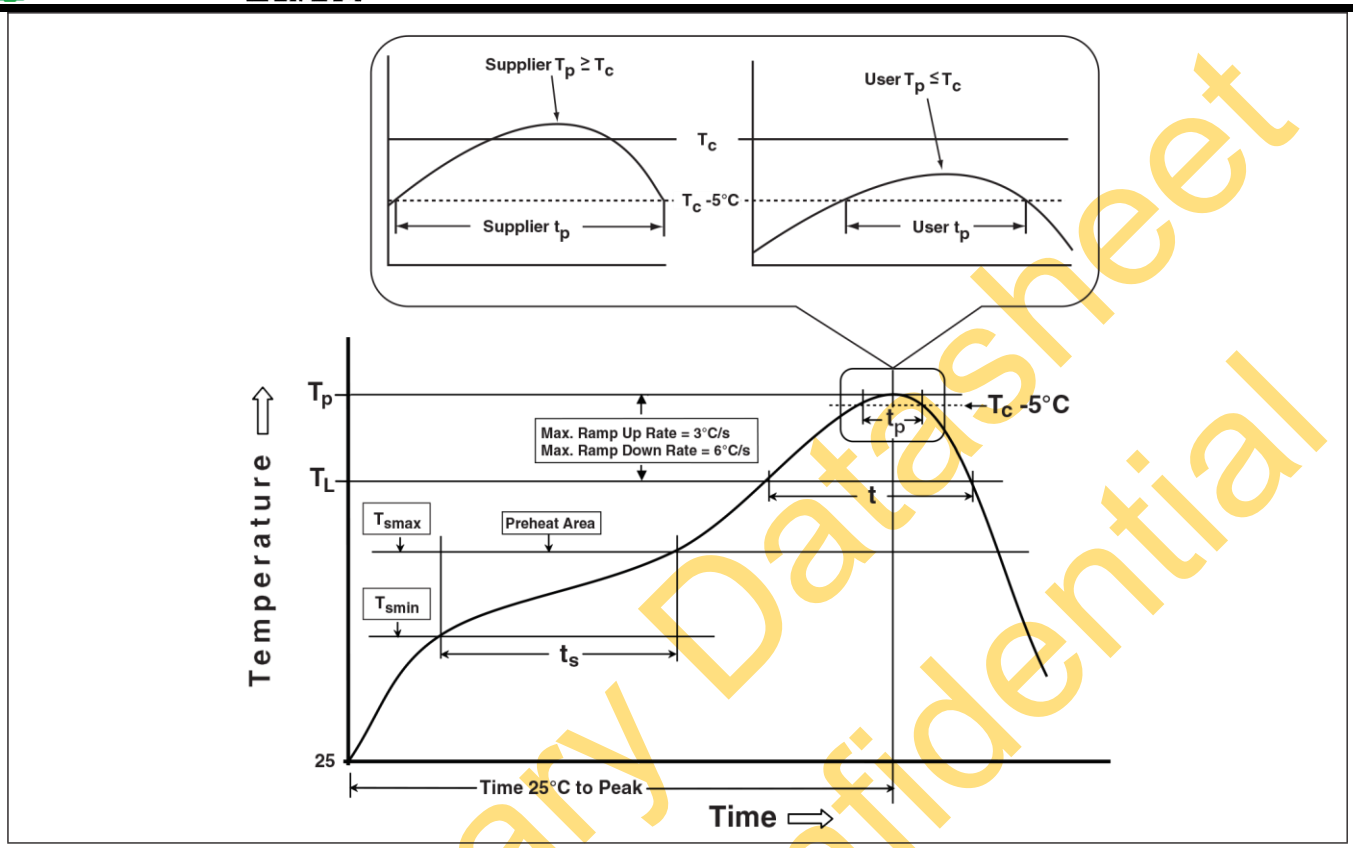


Figure1Classification Profile (Not to scale)

Products conform to "JEDEC J-STD-020C" standards;

Products shipped conform to "Rohs" standards;

Moisture Sensitivity Level：MSL3（CONDITION：≦30 °C/60%RH、Time control:168 hours）;

Preliminary Datasheet
LPS Confidential